PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-009066

(43)Date of publication of application: 11.01.2002

(51)Int.Cl.

H01L 21/312 H01L 21/316

H01L 21/768

(21)Application number: 2000-190171

(71)Applicant: HITACHI CHEM CO LTD

(22)Date of filing:

23.06.2000

(72)Inventor: NOBE SHIGERU

SAKURAI HARUAKI TERADA NOBUKO ENOMOTO KAZUHIRO NARITA TAKENORI

(54) SILICA BASED FILM AND SEMICONDUCTOR DEVICE USING IT

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a silica based film exhibiting sufficient adhesion to an adjacent film and having a dielectric constant low enough to cause no peeling in the CMP process of LSI, and a highly reliable high speed, high quality semiconductor device. SOLUTION: The silica based film comprises (a) a first film principally comprising organic polysiloxane, and (b) a second film of organic polysiloxane having organic content of 1–50 wt.% where the organic content having an unsaturated bond is 1–50 wt.%. The semiconductor device comprises this silica based film.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-9066

(P2002-9066A) (43)公開日 平成14年1月11日(2002.1.11)

					•			
(51) Int.Cl. ⁷		識別記号	FΙ			テー	*-{-EF	(参考)
H01L	21/312		H01L 2	1/312		M	5 F 0	3 3
						С	5 F 0	58
	21/316		2	1/316		G		
	21/768		21/90			M		
						S		
			審查請求	未請求	請求項の数3	O	. (全	5 頁)
(21)出顧番号		特顧2000-190171(P2000-190171)	(71)出願人	000004455				
				日立化成	工業株式会社	:		
(22)出顧日		平成12年6月23日(2000.6.23)	東京都新宿区西新宿2丁目1番1号					
			(72)発明者	野部 茂	E			
				茨城県日	立市東町四丁	目134	F1号	日立化
				成工業株	式会社山崎事	業所四	A.	
			(72)発明者	桜井 治	彰			
				茨城県日	立市東町四丁	目13番	\$1号	日立化
				成工業株	式会社山崎事	業所内	4	
			(72)発明者	寺田 僧	子			
				茨城県日	立市東町四丁	目13個	1号	日立化
				成工業株	式会社山崎事	業所内	4	
			-			最終	頁に続く	

(54) 【発明の名称】 シリカ系被膜及びそれを用いた半導体装置

(57)【要約】

【課題】 隣接する膜と充分な密着性を有し、LSIの CMP工程において剥離が起こらない低誘電率のシリカ 系皮膜及び高速、高信頼性を備えた高品位な半導体装置 を提供する。

【解決手段】 (a) 有機ボリシロキサンを主成分とする第1の膜上に、(b) 有機含有量が1~50重量%であり、そのなかで不飽和結合を有する有機含有量が1~50重量%である有機ボリシロキサンからなる第2の膜を形成したシリカ系被膜及びこのシリカ系被膜を有する半導体装置。

【特許請求の範囲】

【請求項1】 (a) 有機ポリシロキサンを主成分とす る第1の膜上に、(b)有機含有量が1~50重量%で あり、そのなかで不飽和結合を有する有機含有量が1~ 50重量%である有機ポリシロキサンからなる第2の膜 を形成したシリカ系被膜。

【請求項2】 比誘電率が3.5以下である請求項1記 載のシリカ系被膜。

【請求項3】 請求項1又は2記載のシリカ系被膜を有 する半導体装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、半導体素子の層間 絶縁膜として有用な低誘電率のシリカ系被膜及びそれを 用いた半導体装置に関する。

[0002]

【従来の技術】LSIの高速化による配線の微細化に伴 い、配線間容量の増大による信号遅延時間の増大が問題 となってきている。従来から、比誘電率4.2程度のC VD法によるSiO,膜が層間絶縁膜として用いられて きたが、デバイスの配線間容量を低減し、LSIの動作 速度を向上するため、より低誘電率な膜が求められてい

【0003】現在実用化されている低誘電率膜として は、比誘電率3.5程度のCVD法で形成されるSiO F膜が挙げられる。比誘電率2.5~3.0の絶縁膜と しては、有機SOG(Spin On Glass)、有機ポリマー 等が、比誘電率2.5以下の絶縁膜に関しては膜中に空 隙を有するポーラス材が有力であると考えられ、盛んに 検討されている。

【0004】LSIの多層配線化に伴い、グローバル平 坦化のためCMP (Chemical Mechanical Polishing) が必須となってきている。このCMPプロセスに対応す べく、絶縁膜には低誘電率特性、機械強度と隣接膜との 密着性が重要な特性として求められる。比誘電率3.0 未満の低誘電率膜として種々検討されている有機SO G、有機ポリマーはCVD法により形成されるSiO、 膜、SiOF膜に比べ、比誘電率は低いが、隣接膜との 密着性が低い事が問題となっている。この密着性不足は CMP工程において絶縁膜と上層膜の間での剥離を引き 40 は、入手の容易性から、炭素数1~14の非加水分解性 起こす。比誘電率2. 6以下の低誘電率膜にいたって は、隣接膜との密着性がさらに低いことが危惧される。 【0005】有機SOG膜の接着性向上する手法とし て、表面を無機化することでCVD膜との接着性を向上 する方法が特開昭63-226946号公報等で提案されてい る。しかしながら表面処理を行う手法は、有機SOG膜 の有機成分の分解に伴い、脱ガス量増加や、誘電率上昇

[0006]

につながる問題がある。

明は、隣接する膜と充分な密着性を有し、LSIのCM P工程において剥離が起こらない低誘電率のシリカ系皮 膜を提供するものである。請求項3記載の発明は、高 速、高信頼性を備えた高品位な半導体装置を提供するも のである。

[0007]

【課題を解決するための手段】本発明は、(a)有機ポ リシロキサンを主成分とする第1の膜上に、(b)有機 含有量が1~50重量%であり、そのなかで不飽和結合 10 を有する有機含有量が1~50重量%である有機ポリシ ロキサンからなる第2の膜を形成したシリカ系被膜に関 する。また、本発明は、比誘電率が3.5以下である前 記のシリカ系被膜に関する。また、本発明は、前記のシ リカ系被膜を有する半導体装置に関する。

【発明の実施の形態】本発明における(a)有機ポリシ ロキサンを主成分とする第1の膜における有機ポリシロ キサンは、例えば、下記一般式(1)

【化1】

20

$$(R^{1})_{m}$$

 $S_{i} - (OR^{3})_{4-m-n}$ (1)
 $(R^{2})_{n}$

(式中、R'及びR'は、同一又は相異なる非加水分解性 基を示し、R゚は、アルキル基を示し、m及びnは、O ≦m+n≦3を満たすように選ばれる0~3の整数であ る) で表されるアルコキシシラン類の部分加水分解縮合 30 物を使用でき、これを熱硬化させて第1の膜を形成する ととができる。

【0009】上記部分加水分解縮合物には、低誘電率化 の点から、ポーラス形成材を含有してもよい。ポーラス 形成材は、シリカ系被膜を形成する際の最終工程で行う 200~600℃の加熱工程で揮発する成分が好まし い。ポーラス形成材としては、例えば、ポリ酢酸ビニ ル、ポリメチルメタクリレート、ポリアクリル酸等が挙 げられる。

【0010】一般式(1)中、非加水分解性基として 基が好ましい。非加水分解性基としては、アーグリシド キシプロピル基、ケーアミノプロビル基、アミノフェニ ル基、N-フェニルーγ-アミノプロビル基等の反応性 基を有する有機基、メチル基、エチル基、プロピル基、 ブチル基等のアルキル基、ビニル基等のアルケニル基、 フェニル基、トリル基等のアリール基、トリフルオロメ チル基、トリフルオロプロビル基、ペンタフルオロブチ ル基、ノナフルオロヘキシル基、トリデカフルオロオク チル基、ヘプタデカフルオロデシル基、ヘプタデカフル 【発明が解決しようとする課題】請求項1~2記載の発 50 オロウンデシル基等の含フッ素アルキル基などが好まし

い。これらの非加水分解性基の中でもアルキル基及びア リール基は特に好ましい。

【0011】本発明における部分加水分解縮合物は、式 中、m=n=0、m+n=1、m+n=2及びm+n=3であるものから選ばれる1種のみからなる部分加水分 解縮合物でもよく、これらから選ばれる2種以上からな る部分加水分解縮合物でもよい。

 ${0012}$ ただし、当然ながらm+n=3であるアル コキシシラン類は、分子内に加水分解基を1つしか有し ておらず、単独では部分加水分解縮合物を形成しえな い。したがってm+n=3であるアルコキシシラン類 は、溶液中でのアルコキシシラン類の部分加水分解縮合 物の過剰な反応を抑制するなどの目的で、m=n=0、 m+n=1又はm+n=2のアルコキシシラン類と併用 される。m+n=3であるアルコキシシラン類は、全ア ルコキシシラン類に対して10モル%以下であることが 望ましい。

【0013】このようなアルコキシシラン類としては、 例えば、テトラメトキシシラン、テトラエトキシシラ ン、テトラプロポキシシラン等のテトラアルコキシシラ 20 のなかでも、ビニル基及びアリル基等がより好ましく、 ン類、メチルトリメトキシシラン、メチルトリエトキシ シラン、フェニルトリメトキシシラン等のモノアルキル トリアルコキシシラン類、ビニルトリメトキシシラン、 ビニルトリエトキシシラン等のモノアルケニルトリアル コキシシラン類、トリフルオロメチルトリメトキシシラ ン、トリフルオロプロピルトリメトキシシラン、ベンタ フルオロブチルトリメトキシシラン、ノナフルオロヘキ シルトリメトキシシラン、トリデカフルオロオクチルト リメトキシシラン、ヘプタデカフルオロデシルトリメト キシシラン、ヘプタデカフルオロデシルメチルジメトキ 30 ル基がもっとも好ましい。 シシラン、ヘブタデカフルオロウンデシルトリメトキシ シラン (4-ペルフルオロブチルフェニル) トリメト キシシラン、(4-ベルフルオロヘキシルフェニル)ト リメトキシシラン、(4-ペルフルオロオクチルフェニ ル)トリメトキシシラン等の含フッ素アルコキシシラン 類、 ァーグリシドキシプロビルトリメトキシシラン、ァ - グリシドキシプロピルトリエトキシシラン等のエポキ シシラン類、ケーアミノブロピルメチルジエトキシシラ ン、ィーアミノプロピルトリエトキシシラン等の脂肪族 アミノシラン類、アミノフェニルトリメトキシシラン、 アミノフェニルトリエトキシシラン、N-フェニルーァ - アミノブロビルトリメトキシシラン等の含芳香環アミ ノシラン類などが挙げられる。これらは、単独で又は2 種以上を組み合わせて使用される。

【0014】アルコキシシラン類の縮合反応は、常法に より行えばよく、例えば、アルコキシシラン類を溶剤及 び触媒の存在下に水を添加して加水分解縮合反応させる 方法がある。この場合、必要に応じて加熱を行ってもよ い。触媒としては塩酸、硝酸、硫酸などの無機酸、ギ 酸、シュウ酸、酢酸等の有機酸が使用できる。通常、生 50 分子量については、前記したのと同様である。

成物の分子量をゲルパーミエーションクロマトグラフィ (GPC) により求めた標準ポリスチレン換算の重量平 均分子量で500~10,000の範囲に設定するの が、樹脂との相溶性、後述する溶剤への溶解性の点から 好ましい。次いで、必要に応じて系内に存在する水を蒸 留などにより除去し、さらに触媒をイオン交換樹脂等で 除去してもよい。

【0015】本発明における(b)有機含有量が1~5 ○重量%であり、そのなかで不飽和結合を有する有機含 10 有量が1~50重量%である有機ポリシロキサンからな る第2の膜において、不飽和結合を有する有機基として は、例えば、ビニル基(Viと略すことがある)、アリ ル基、シクロヘキセニル基、メタクリロキシ基、メタク リロキシプロピル基などのアルケニル基類、エチニル 基、5-ヘキセニル基等のアルキニル基類、フェニル 基、トリル基等のアリール基類、3-アクリロキシプロ ピル基、メタクリロキシプロビル基、アセテート基等の カルボニルを含む置換基類などが挙げられる。これら は、単独で又は2種以上を組み合わせて使用される。と ビニル基が特に好ましい。

【0016】不飽和結合を有する有機基以外の有機基と しては、炭素数1~18のアルキル基やアリール基が好 ましい。アルキル基としては、メチル基、エチル基、ブ ロビル基、オクタデシル基などが挙げられる。アリール 基としては、フェニル基、トリル基、アミノフェニル基 ナフチル基等があげられる。これらは、単独で又は2種 以上を組み合わせて使用される。このなかでも、メチル 基及びフェニル基がより好ましい。このなかでも、メチ

【0017】本発明において、有機含有量は、膜に含有 される有機成分(C、H及びN)の重量割合である。

【0018】本発明において第2の膜の有機含有量は1 ~50重量%とされ、5~40重量%とされることが好 ましく、10~30重量%とされることが特に好まし い。1~50重量%未満であると、低誘電率化ができな い。一方、50重量%を超えると密着性が劣る。

【0019】本発明において第2の膜の有機成分の内の 不飽和結合を有する有機基の有機含有量は1~50重量 40 %とされ、5~30重量%とされることが好ましく、1 0~20重量%とされることが特に好ましい。不飽和結 合を有する有機基の含有量が1重量%未満だと密着性が 劣る。一方、50重量%を超えると低誘電率化ができな

【0020】有機含有量が1~50重量%であり、その なかで不飽和結合を有する有機含有量が1~50重量% である有機ポリシロキサンの調整には、上記置換基を含 むアルコキシシラン類の部分加水分解縮合組成物溶液が 用いられる。アルコキシシラン類の縮合反応、生成物の 20

【0021】本発明において膜を製造する方法は、特に 制限はないが、成膜性、膜均一性を考慮して、スピンコ ート法が好ましく用いられる。

【0022】まず、アルコキシシラン類の部分加水分解 縮合物を基板上にスピン塗布し、次いで50~450 ℃、好ましくは50~300℃の温度で熱処理を行い、 第1の膜を形成する。次いで、有機含有量が1~50% であり、そのなかで不飽和結合を有する有機含有量が1 ~50%である有機ボリシロキサンを第1の膜上に、ス い、第2の膜を形成してシリカ系被膜(第1の膜+第2 の膜)を得る。シリカ系被膜の比誘電率は3.5以下で あることが好ましい。

【0023】絶縁性、誘電率、密着性等の点から、第1 の膜の膜厚は、 $0.1\sim1\mu$ mであることが好ましく、 第2の膜の膜厚は、0.01~0.2μmであることが 好ましく、シリカ系被膜の膜厚は、0.11~1.2μ mであることが好ましく、0.3~0.8μmであるこ とがより好ましい。

【0024】本発明のシリカ系被膜を半導体装置及び多 層配線板の層間絶縁膜として適応することにより、低誘 電率、髙絶縁耐性といった優れた電気特性、信号伝搬遅 延時間の低減などの高性能化を達成できる。

【0025】本発明における半導体装置は、ダイオー ド、トランジスタ、化合物半導体、サーミスタ、バリス タ、サイリスタ等の個別半導体、DRAM(ダイナミッ ク・ランダム・アクセス・メモリー)、SRAM (スタ ティック・ランダム・アクセス・メモリー)、EPRO M(イレイザブル・プログラマブル・リード・オンリー ・メモリー)、マスクROM(マスク・リード・オンリ ー・メモリー)、EEPROM(エレクトリカル・イレ イザブル・プログラマブル・リード・オンリー・メモリ ー)、フラッシュメモリー等の記憶素子、マイクロプロ セッサー、DSP、ASIC等の理論回路素子、MMI C(モノリシック・マイクロウェーブ集積回路)に代表 される化合物半導体等の集積回路素子、混成集積回路 (ハイブリッド I C) 、発光ダイオード、電荷結合素子 等の光電変換素子などを包含する。ここで、多層配線板 は、MCMなどの高密度配線板を含む。

【0026】本発明の組成物より形成した塗膜を層間絶 40 縁膜として適用することにより、上記と同じく信号伝搬 遅延時間の低減などの高性能化と同時に高信頼性を達成 できる。

[0027]

【実施例】以下、本発明を実施例により説明する。以下 において、比誘電率の測定には、0.1Ω以下の低抵抗 シリコンウエハーに0.5~0.6μmの膜を作製した ウエハーを用いた。膜上にAl電極を形成して、Al電 極とSiウエハーで形成されるコンデンサーの容量を測 定し、膜厚と電極面積から、計算により比誘電率を求め 50 得た。この膜の膜厚を測定したところ0.45μmであ

た。容量測定は 1 MHzで行った。

【0028】また、隣接する膜同士の密着性の評価は、 シリコンウエハー上に膜厚0.4~0.6μmの絶縁膜 を形成し、ついで膜厚O. 1μmのSiOz膜(CVD 法)又はアルミニウムを積層した膜に対して、JIS K5400に準拠して碁盤目試験(テープ剥離試験)を 行い、剥離の程度で判断した。この際の隣接膜として上 層に積層する膜は密着性を評価したい任意の膜でよい。 密着性は絶縁膜及び隣接膜の膜厚に依存することより、 ビン塗布し、次いで50~450℃の温度で熱処理を行 10 比較するもの同士の膜厚が同じであれば問題は無く、上 記に示した膜厚は一例である。

> 【0029】実施例1 CH,Si(OCH,), 140 gをγーブチロラクトン300gに溶解し、これに水6 0gと硝酸0.5gとの混合液を1時間で滴下した後、 さらに室温で24時間反応させ第1の膜形成用塗布液と した。この塗布液をスピナーを用いて2000min⁻¹で 6 インチシリコンウエハ上に塗布した後、150℃さら に250℃に制御されたホットプレートで各3分熱処理 し、第1の膜を形成した。この膜の膜厚を測定したとこ **ろ**0.40μmであった。

[0030] CH, Si(OCH, CH,), 124.6g とViSi(OCH, CH,), 56. 4gをプロピレン グリコールモノプロピルエーテル120gに溶解し、こ れに水54gと硝酸0.1gの混合液を1時間で滴下し た後、さらに室温で24時間反応させ第2の膜形成用塗 布液とした。この塗布液を第1の膜上にスピナーを用い て3000min⁻¹で塗布した後、150℃、さらに25 0℃に制御されたホットプレートで各3分間乾燥し、つ いで電気炉で400℃窒素中1時間焼成したところ、無 30 色透明でクラックのないシリカ系被膜(第1の膜+第2 の膜)が得られた。このシリカ系被膜の膜厚を測定した ところ $0.55\mu m$ であった。

【0031】このシリカ系被膜上にアルミニウム被膜1 μmをスパッタ法で形成し、誘電率をLFインピーダン スメータを用いて周波数10kHzで測定したところ2. 8であった。このシリカ系被膜上に、膜厚0.1µmの SiOz膜(CVD法)を積層した膜に対して、JIS K5400に準拠して碁盤目試験 (テープ剥離試験) をおこなったところ、剥がれは観測されなかった。

【0032】実施例2

 $CH_{s}Si(OCH_{s})$, $140ge_{r}$ -7fu-7130gに溶解し、これに水60gと硝酸0.5gの混 合液を1時間で滴下した後、さらに室温で24時間反応 させた。これにポリメチルメタクリレートのケーブチロ ラクトン10重量%溶液400gを24時間室温で混合 した液をシリカ系被膜形成用塗布液とした。この塗布液 をスピナーを用いて2000min⁻¹で6インチシリコン ウエハー上に塗布した後、150℃さらに250℃に制 御されたホットプレートで各3分間乾燥し、第1の膜を

8

った。

【0033】CH、Si(OCH、CH、)、124.6gとViSi(OCH、CH、)、56.4gをプロビレングリコールモノプロビルエーテル120gに溶解し、これに水54gと硝酸0.1gの混合液を1時間で滴下した後、さらに室温で24時間反応させシリカ系被膜形成用塗布液とした。この塗布液を絶縁膜1上にスピナーを用いて3000min⁻¹で塗布した後、150°C、さらに250°Cに制御されたホットプレートで各3分間乾燥し、ついで電気炉で400°C窒素中1時間焼成したところ、無色透明でクラックのないシリカ系被膜の膜厚を測定したところ0.60μmであった。

【0034】とのシリカ系被膜上にアルミニウム被膜 1 μ mをスパッタ法で形成し、試料の誘電率をLFインピーダンスメータを用いて周波数 10 kHzで測定したとと 32.4 であった。このシリカ系被膜上に、膜厚0.1 μ mの SiO_2 膜(CVD法)を積層した膜に対して、 JISK5400 に準拠して碁盤目試験(テープ剥離試験)を行ったところ、剥がれは観測されなかった。 【0035】比較例 2

CH, Si(OCH, CH,), 178g をプロピレング リコールモノプロピルエーテル400gに溶解し、これ*

- *に水50gと硝酸0.1gの混合液を1時間で滴下した後、さらに室温で24時間反応させ、これをシリカ系被膜形成用塗布液とした。この塗布液をスピナーを用いて2000min¹で6インチシリコンウエハー上に塗布した後、150℃、さらに250℃に制御されたホットプレートで各3分間乾燥し、ついで電気炉で400℃窒素中1時間焼成したところ、無色透明でクラックのない膜が得られた。この膜の膜厚を測定したところ0.50μmであった。

[0037]

【発明の効果】請求項1~2記載のシリカ系皮膜は、隣接する膜と充分な密着性を有し、LSIのCMP工程に20 おいて剥離が起こらない低誘電率のものである。請求項3記載の半導体装置は、高速、高信頼性を備えた高品位なものである。

フロントページの続き

(72)発明者 榎本 和宏

茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内

(72)発明者 成田 武憲

茨城県日立市東町四丁目13番1号 日立化 成工業株式会社山崎事業所内

F ターム(参考) 5F033 RR23 SS22 TT03 WW09 5F058 AA08 AA10 AC03 AF04 AG01 AH01 AH02 BA10 BA20 BD07 BF46 BH01 BJ01 BJ02

	•